東北大学 工学部 機械知能・航空工学科
2020年度 クラス C D

# 情報科学基礎 I

## 12. 順序回路の設計と応用
(教科書5章)

**大学院情報科学研究科**
**鏡 慎吾**

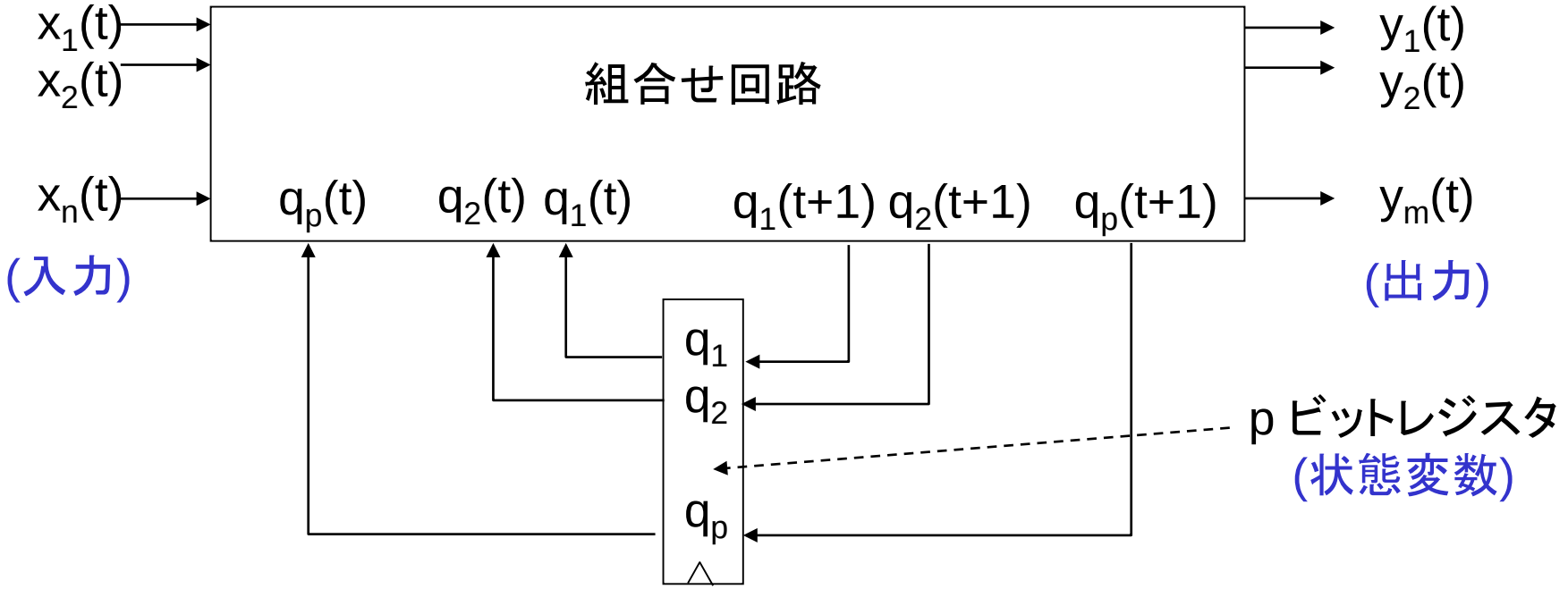
# 順序回路の設計

- 組合せ論理回路の設計法の分類
  - 構造や規則性に着目した手設計（先人の知恵を使う）
  - 入力・出力の関係に基づく自動合成（カルノー図など）

- 順序回路の設計法の分類
  - 構造や規則性に着目した手設計（前回の各例）
  - 入力・出力・状態の関係に基づく自動合成（今回）

# 有限状態機械としての順序回路設計

# 同期式順序回路の入力・出力・状態の関係




$$q_i(t+1) = f_i(\boldsymbol{q}(t), \boldsymbol{x}(t)), \quad i = 1, 2, \cdots, p$$
$$y_j(t) = g_j(\boldsymbol{q}(t), \boldsymbol{x}(t)), \quad j = 1, 2, \cdots, m$$

ただし $\boldsymbol{q}(t) = [q_1(t), q_2(t), \cdots, q_p(t)]$

$\boldsymbol{x}(t) = [x_1(t), x_2(t), \cdots, x_n(t)]$

$f_i$: 状態遷移関数

$g_i$: 出力関数

t: 離散時刻

# 有限状態機械としてのモデル化

- 取り得る状態の数が有限であるようなシステム
- すべての状態を列挙して，どんな入力のときにどの状態からどの状態に**遷移**するのか，そのとき何が出力されるのかを考え尽くすことができる

- 設計手順
  - 入力・出力・状態の関係を**状態遷移図**で表す
  - 入力・出力・状態に2進符号を割り当てる
  - **状態遷移表・出力表**を作成する
  - 論理回路に置き換える（必要ならば簡単化する）

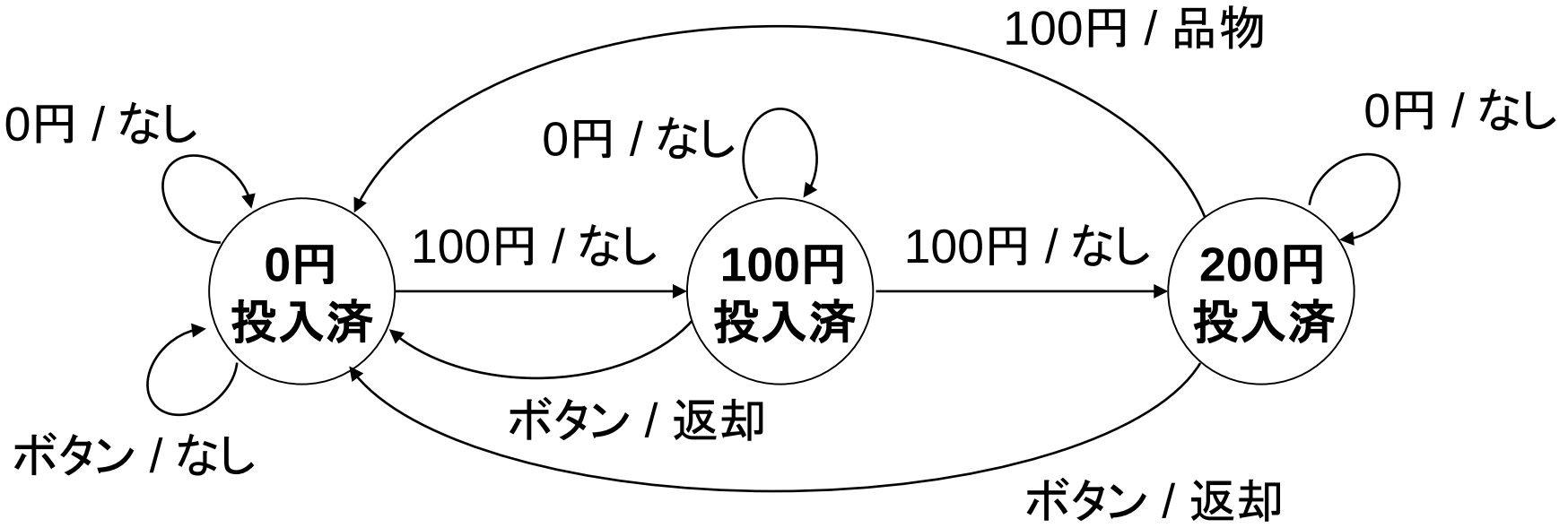
# 例1: 自動販売機

- 100円硬貨だけを受け付ける
- 投入金額が300円に達すると品物が出てくる
- 投入済金額を返却するボタンがある（硬貨投入と同時には押せない）

入力: { なし, 100円硬貨, 返却ボタン}
出力: { なし, 品物, 投入金額返却 }
状態: { 0円投入済, 100円投入済, 200円投入済 }

# 例1: 状態遷移図

- 状態を円（ノード）で表す
  状態名を記入する
- 状態遷移を矢印（アーク）で表す
  入力 / 出力 を付記する

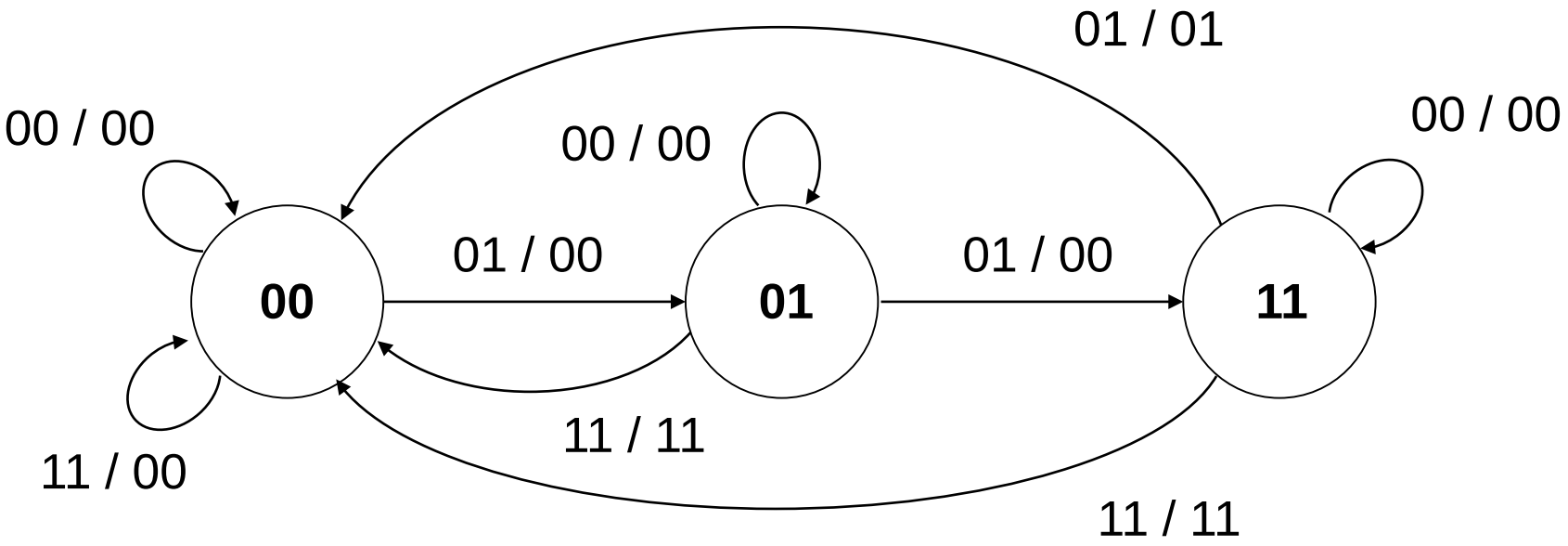


# 例: 状態・入力・出力の符号化

入力: { なし, 100円硬貨, 返却ボタン }
00 01 11 $= x_1\ x_2$

出力: { なし, 品物, 投入金額返却 }
00 01 11 $= z_1\ z_2$

状態: { 0円投入済, 100円投入済, 200円投入済 }
00 01 11 $= y_1\ y_2$



# 例1: 状態遷移表・出力表

次時刻の状態

入力×状態
→ 状態遷移先
の表を状態遷移表,

入力×状態
→ 出力
の表を出力表と呼ぶ

両方合わせて状態遷移表と呼ぶことも多い

| $y_1$ | $y_2$ | $x_1$ | $x_2$ | $Y_1$ | $Y_2$ | $z_1$ | $z_2$ |
|---|---|---|---|---|---|---|---|
| 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| 0 | 0 | 0 | 1 | 0 | 1 | 0 | 0 |
| 0 | 0 | 1 | 0 | * | * | * | * |
| 0 | 0 | 1 | 1 | 0 | 0 | 0 | 0 |
| 0 | 1 | 0 | 0 | 0 | 1 | 0 | 0 |
| 0 | 1 | 0 | 1 | 1 | 1 | 0 | 0 |
| 0 | 1 | 1 | 0 | * | * | * | * |
| 0 | 1 | 1 | 1 | 0 | 0 | 1 | 1 |
| 1 | 0 | 0 | 0 | * | * | * | * |
| 1 | 0 | 0 | 1 | * | * | * | * |
| 1 | 0 | 1 | 0 | * | * | * | * |
| 1 | 0 | 1 | 1 | * | * | * | * |
| 1 | 1 | 0 | 0 | 1 | 1 | 0 | 0 |
| 1 | 1 | 0 | 1 | 0 | 0 | 0 | 1 |
| 1 | 1 | 1 | 0 | * | * | * | * |
| 1 | 1 | 1 | 1 | 0 | 0 | 1 | 1 |

# 例1: カルノー図による簡単化

| $Y_1$ | | $x_1 x_2$ | | | |
|---|---|---|---|---|---|
| | | 00 | 01 | 11 | 10 |
| $y_1y_2$ | 00 | 0 | 0 | 0 | * |
| | 01 | 0 | 1 | 0 | * |
| | 11 | 1 | 0 | 0 | * |
| | 10 | * | * | * | * |

| $Y_2$ | | $x_1 x_2$ | | | |
|---|---|---|---|---|---|
| | | 00 | 01 | 11 | 10 |
| $y_1y_2$ | 00 | 0 | 1 | 0 | * |
| | 01 | 1 | 1 | 0 | * |
| | 11 | 1 | 0 | 0 | * |
| | 10 | * | * | * | * |

| $Z_1$ | | $x_1 x_2$ | | | |
|---|---|---|---|---|---|
| | | 00 | 01 | 11 | 10 |
| $y_1y_2$ | 00 | 0 | 0 | 0 | * |
| | 01 | 0 | 0 | 1 | * |
| | 11 | 0 | 0 | 1 | * |
| | 10 | * | * | * | * |

| $Z_2$ | | $x_1 x_2$ | | | |
|---|---|---|---|---|---|
| | | 00 | 01 | 11 | 10 |
| $y_1y_2$ | 00 | 0 | 0 | 0 | * |
| | 01 | 0 | 0 | 1 | * |
| | 11 | 0 | 1 | 1 | * |
| | 10 | * | * | * | * |

$$Y_1 = \overline{x_1} x_2 \overline{y_1} y_2 + \overline{x_2} y_1$$

$$Y_2 = \overline{x_1} x_2 \overline{y_1} + \overline{x_2} y_2$$

$$z_1 = x_1 y_2$$

$$z_2 = x_1 y_2 + x_2 y_1$$

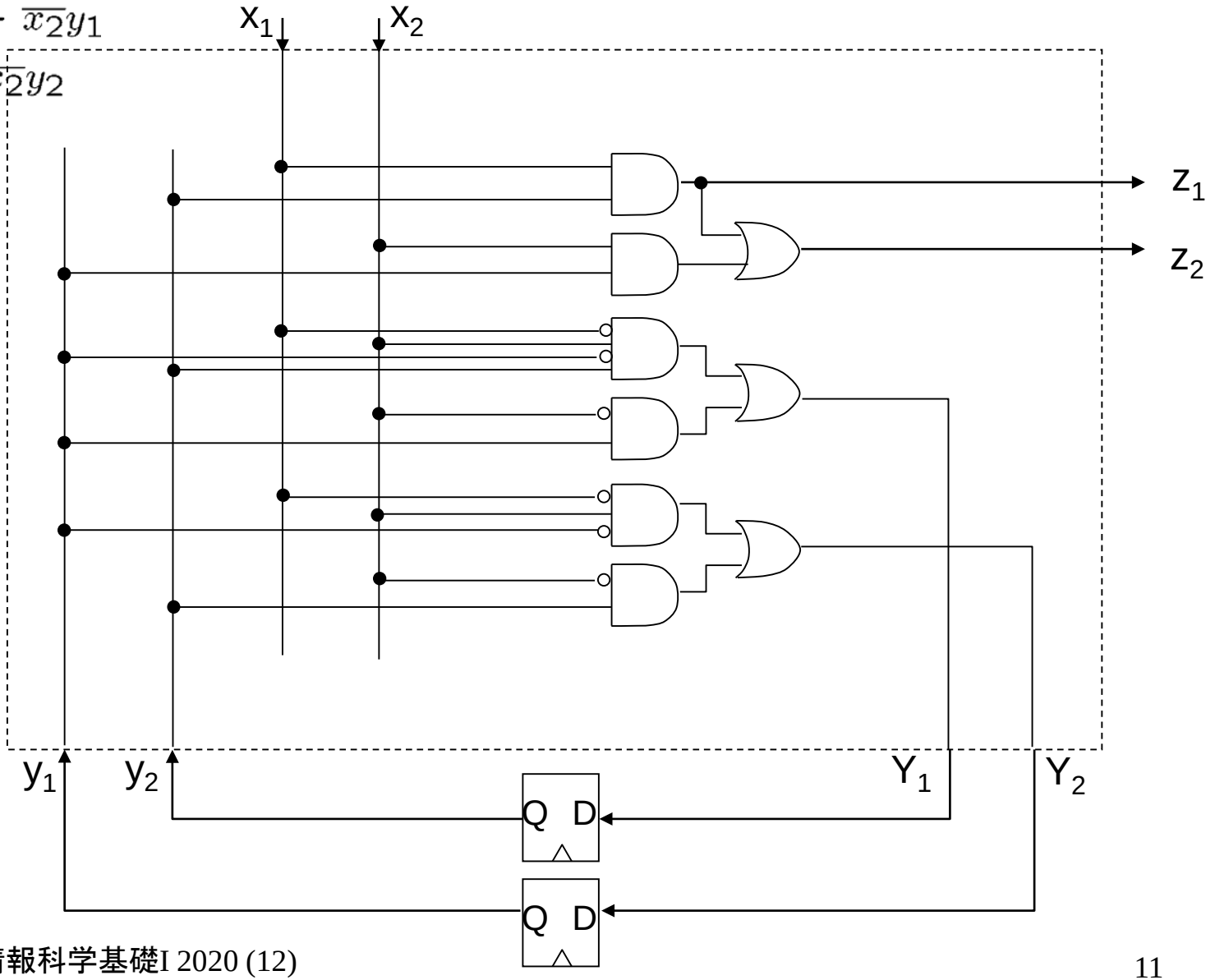
# 例1: 回路図

$$Y_1 = \overline{x_1} x_2 \overline{y_1} y_2 + \overline{x_2} y_1$$

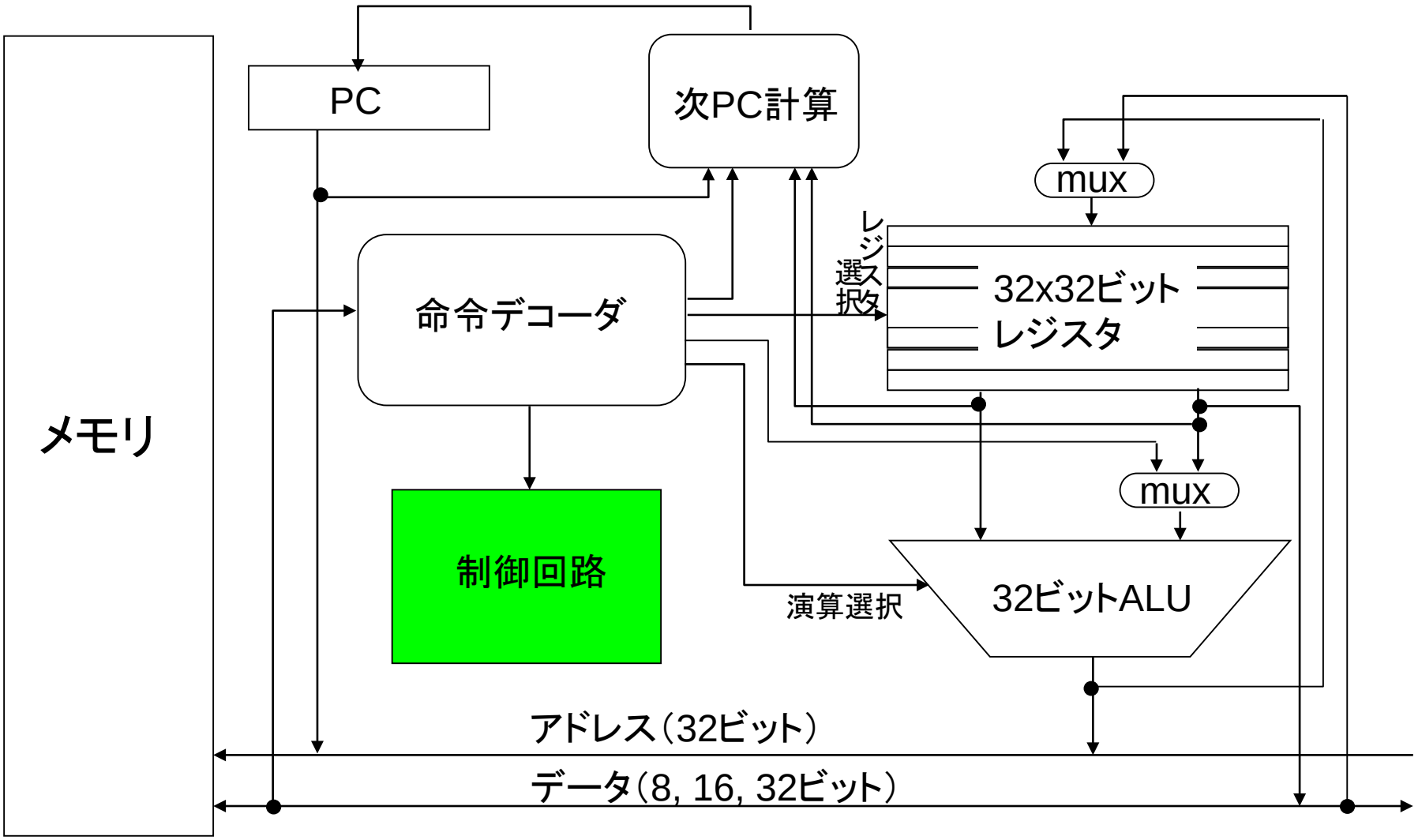
$$Y_2 = \overline{x_1} x_2 \overline{y_1} + \overline{x_2} y_2$$

$$z_1 = x_1 y_2$$

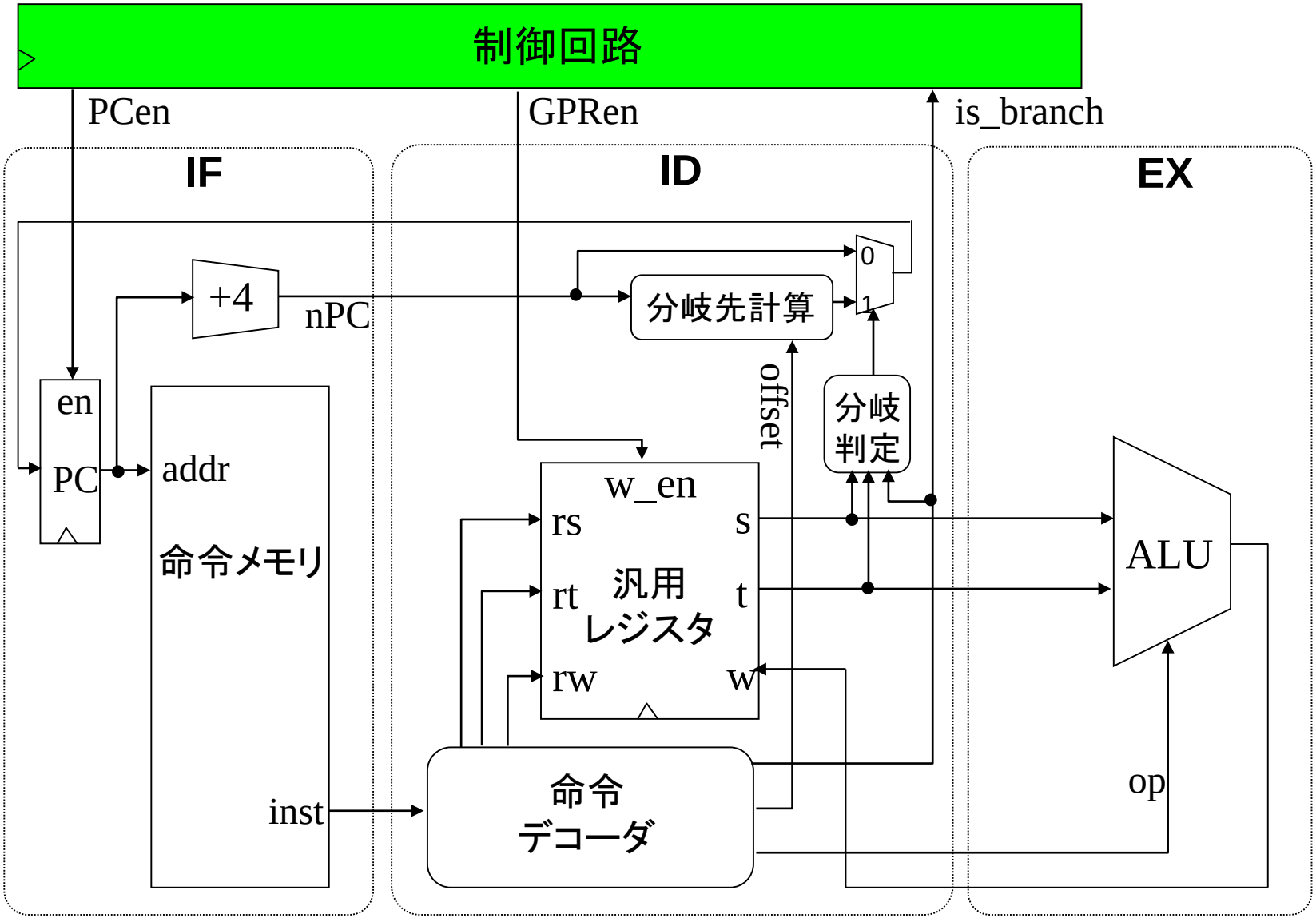
$$z_2 = x_1 y_2 + x_2 y_1$$



# 復習: MIPSの構造


メモリ
PC
次PC計算
mux
レジスタ選択
32x32ビット
レジスタ
命令デコーダ
制御回路
mux
演算選択
32ビットALU
アドレス(32ビット)
データ(8, 16, 32ビット)

# 例2: 簡易版MIPSの制御回路(付録E章)



# 例2: 定義

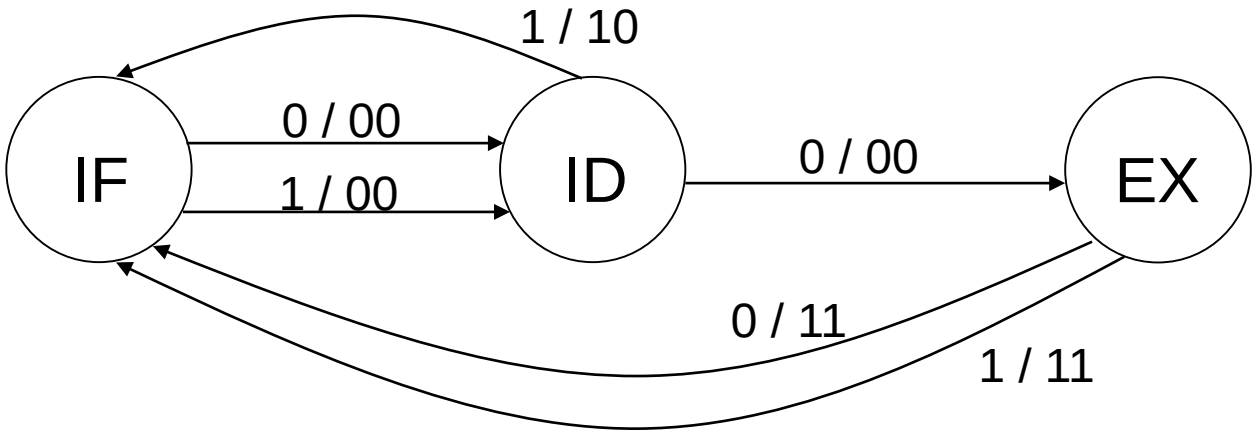
レジスタ間演算命令と分岐命令だけの簡略版MIPSの制御回路を設計する

入力: 命令デコードの結果生成される is_branch 信号
(分岐命令なら 1，演算命令なら 0)
出力: イネーブル信号 PCen，GPRen

状態:

- IF (Instruction Fetch): 命令読出し，後続命令アドレス計算
- ID (Instruction Decode): 命令デコード，レジスタ読出，分岐判定
- EX (EXecution): 演算実行，レジスタ書き込み

# 例2: 状態遷移図，状態遷移表・出力表




入力 / 出力
= is_branch / Pcen GPRen

符号割り当て:

IF: $Q_1Q_0 = 00$

ID: $Q_1Q_0 = 01$

EX: $Q_1Q_0 = 10$

| $Q_1$ | $Q_0$ | is_branch | $Q_1'$ | $Q_0'$ | Pcen | GPRen |
|---|---|---|---|---|---|---|
| 0 | 0 | 0 | 0 | 1 | 0 | 0 |
| 0 | 0 | 1 | 0 | 1 | 0 | 0 |
| 0 | 1 | 0 | 1 | 0 | 0 | 0 |
| 0 | 1 | 1 | 0 | 0 | 1 | 0 |
| 1 | 0 | 0 | 0 | 0 | 1 | 1 |
| 1 | 0 | 1 | 0 | 0 | 1 | 1 |
| 1 | 1 | 0 | * | * | * | * |
| 1 | 1 | 1 | * | * | * | * |

# 例2: カルノー図による簡単化

| $Q_0$' | | $Q_1$ $Q_0$ | | | |
|---|---|---|---|---|---|
| | | 00 | 01 | 11 | 10 |
| is_branch | 0 | 1 | 0 | * | 0 |
| | 1 | 1 | 0 | * | 0 |

| PCen | | $Q_1$ $Q_0$ | | | |
|---|---|---|---|---|---|
| | | 00 | 01 | 11 | 10 |
| is_branch | 0 | 0 | 0 | * | 1 |
| | 1 | 0 | 1 | * | 1 |

| $Q_1$' | | $Q_1$ $Q_0$ | | | |
|---|---|---|---|---|---|
| | | 00 | 01 | 11 | 10 |
| is_branch | 0 | 0 | 1 | * | 0 |
| | 1 | 0 | 0 | * | 0 |

| GPRen | | $Q_1$ $Q_0$ | | | |
|---|---|---|---|---|---|
| | | 00 | 01 | 11 | 10 |
| is_branch | 0 | 0 | 0 | * | 1 |
| | 1 | 0 | 0 | * | 1 |

$$Q'_0 = \overline{Q_1} \cdot \overline{Q_0}$$
$$Q'_1 = Q_0 \cdot \overline{\text{is\_branch}}$$
$$\text{PCen} = Q_1 + Q_0 \cdot \text{is\_branch}$$
$$\text{GPRen} = Q_1$$

# 余談: 旅人と舟

ある人が狼，羊，牧草とともに旅をしていたところ，川にさしかかった．小さな舟を漕いで渡るしかない．舟には，漕ぎ手である人のほか，狼，羊，牧草のいずれか高々 1 つしか乗せるスペースがない．ただし，人がいないと狼は羊を食べてしまい，また羊は牧草を食べてしまう．人，狼，羊，牧草すべて無事に川を渡るにはどうすればよいか．

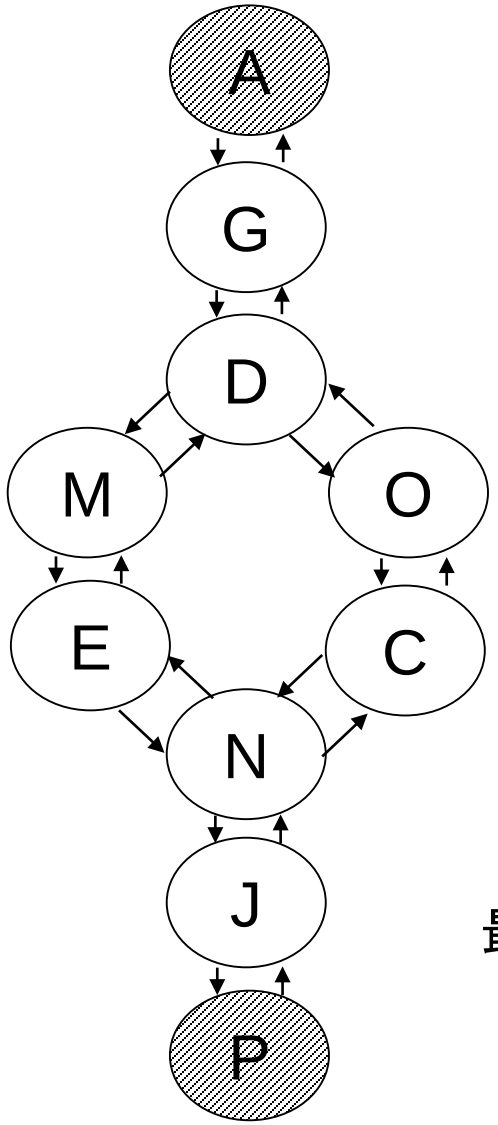
(1) こちらの岸と向こう岸に存在し得る人，狼，羊，牧草の組合せを列挙せよ．これが有限状態機械の状態となる．

(2) 状態遷移図を作成せよ．ただし入力，出力を考える必要はない．状態に2進符号を割り当てる必要もない．

(3) 状態遷移図をもとに，最短で向こう岸に渡るための手順を示せ．答えは一つとは限らない．

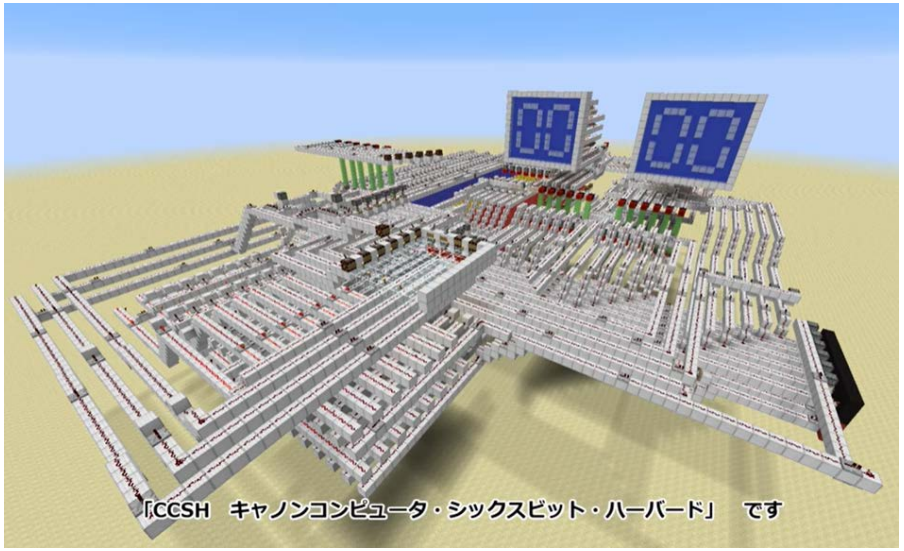
# 解答例

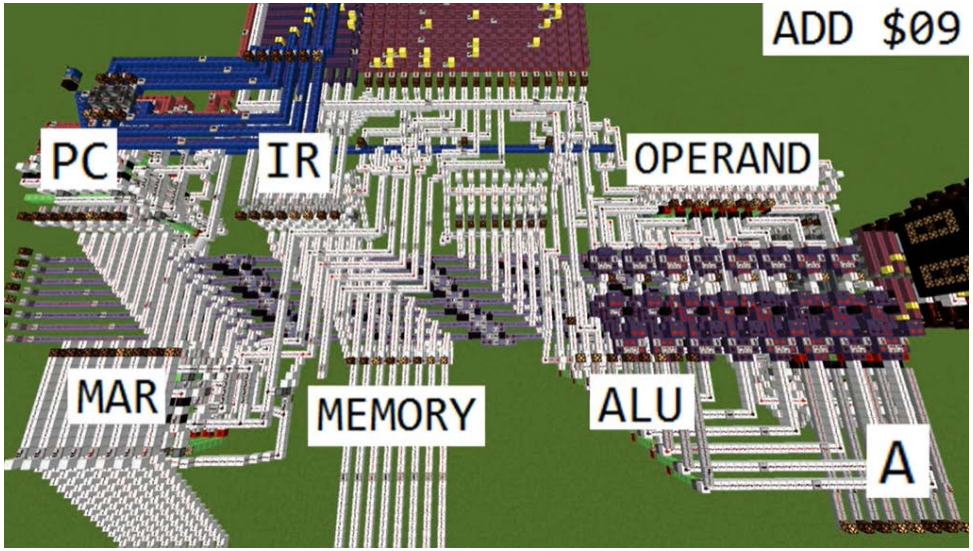
| 状態 | こちら岸 | | 向こう岸 |
|---|---|---|---|
| A | 人狼羊草 | – | ⌀ |
| (B | 狼羊草 | – | 人) |
| C | 人羊草 | – | 狼 |
| D | 人狼草 | – | 羊 |
| E | 人狼羊 | – | 草 |
| (F | 羊草 | – | 人狼) |
| G | 狼草 | – | 人羊 |
| (H | 狼羊 | – | 人草) |
| (I | 人草 | – | 狼羊) |
| J | 人羊 | – | 狼草 |
| (K | 人狼 | – | 羊草) |
| (L | 人 | – | 狼羊草) |
| M | 狼 | – | 人羊草 |
| N | 羊 | – | 人狼草 |
| O | 草 | – | 人狼羊 |
| P | ⌀ | – | 人狼羊草 |




最短経路は二つ

# 余談: Minecraft でプロセッサを作る




https://www.youtube.com/watch?v=cC-jGwcfV6U

https://www.youtube.com/watch?v=ydd6l3iYOZE

# 参考

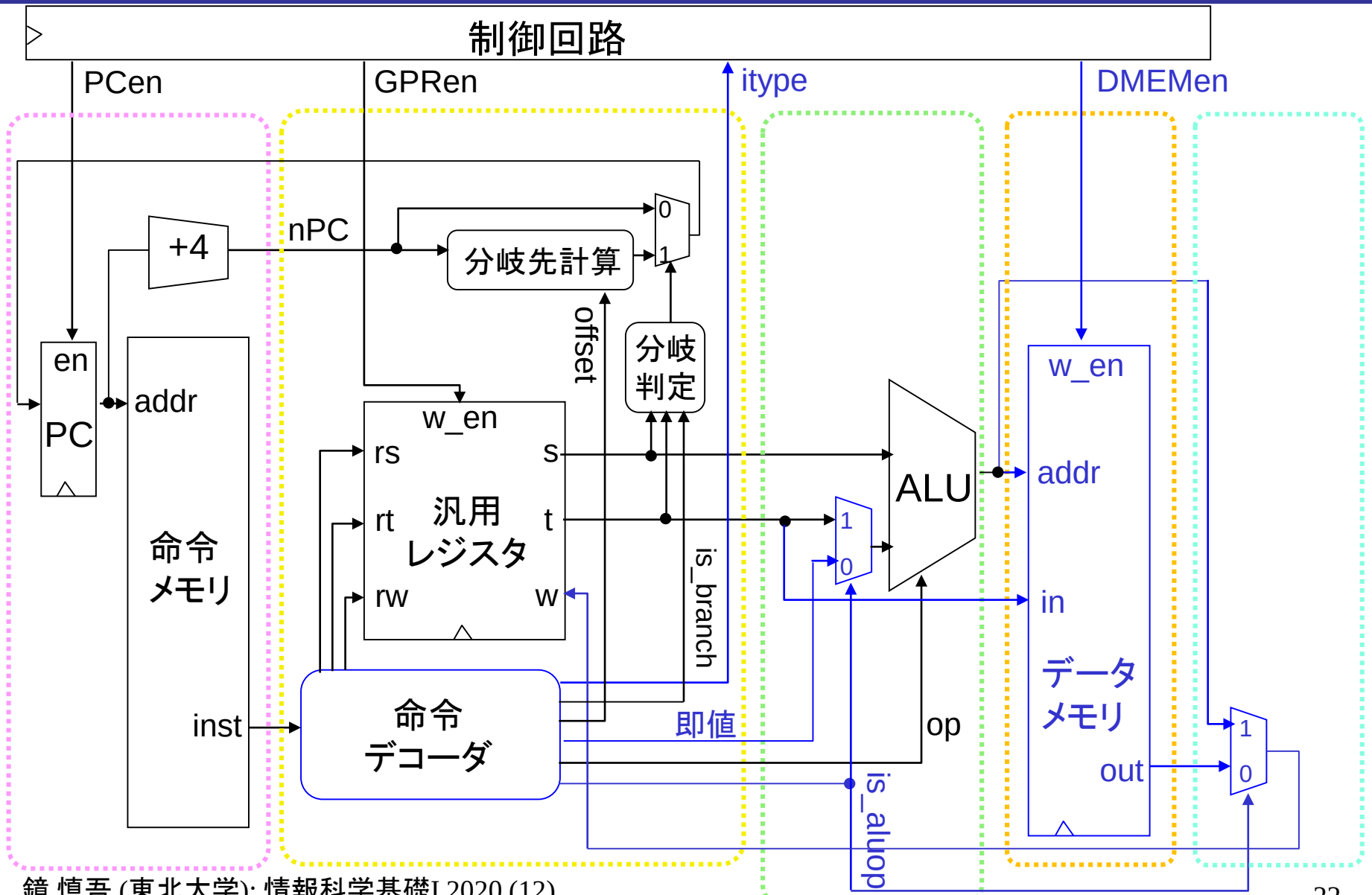
- 今回学んだ Mealy 型の有限状態機械のほかに，出力が状態にだけ依存する（入力に直接依存しない）Moore 型の有限状態機械がある
  - Moore 型も Mealy 型も表現能力は同じである．ただし，Moore 型は入力が出力に反映されるのに1時刻以上かかる
  - 入力が出力に直接影響するのが好ましくない場合は Moore 型で設計する必要がある
- 今回は，状態遷移図から安直に回路を生成した，実際は
  - より状態数の少ない有限状態機械で表せるかも知れない
  - 符号の割り当て方によって，回路がもっと簡単になるかも知れない

  などといったことも考える必要がある

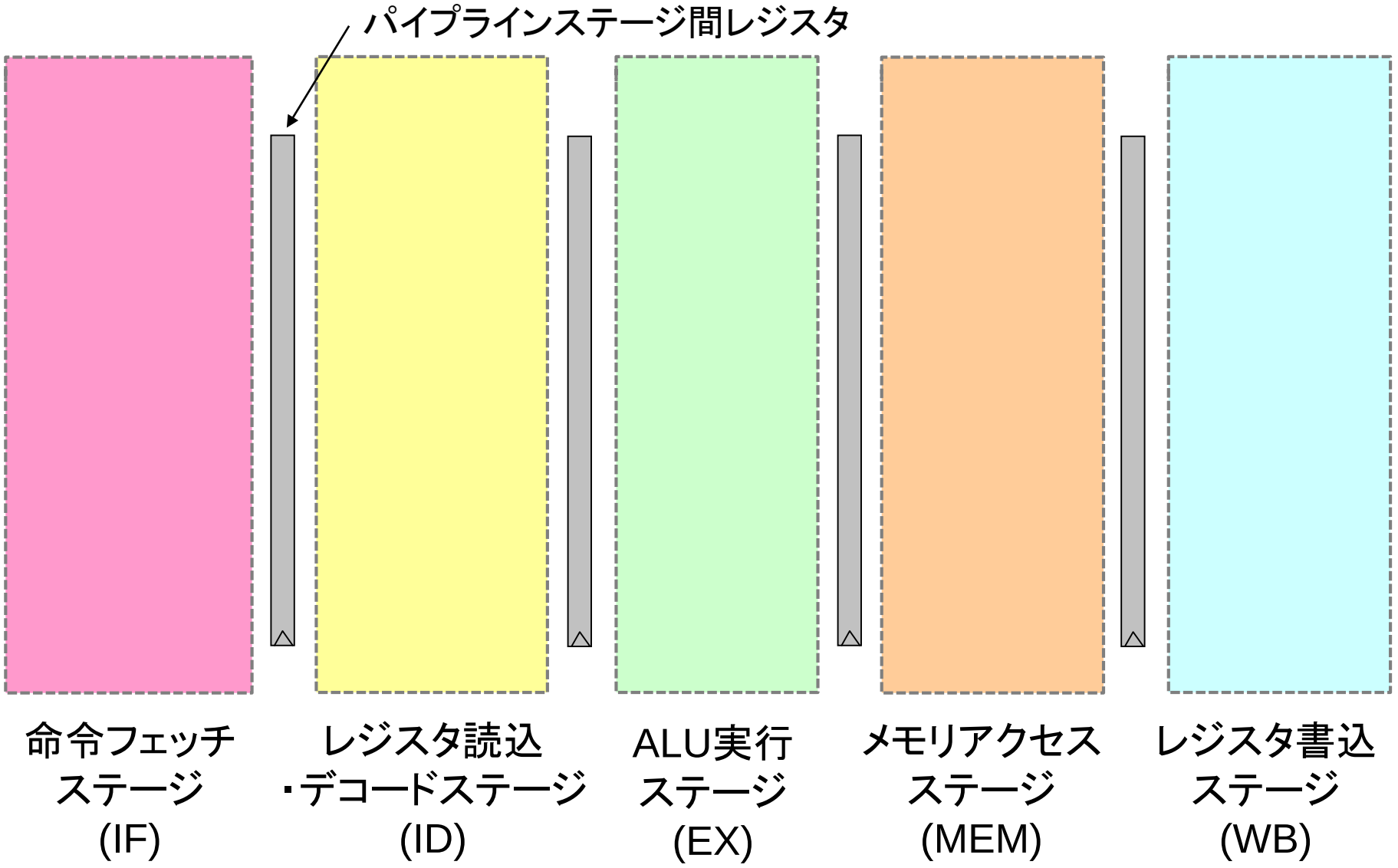
# プロセッサ制御の実際

（教科書 付録E章・F章)

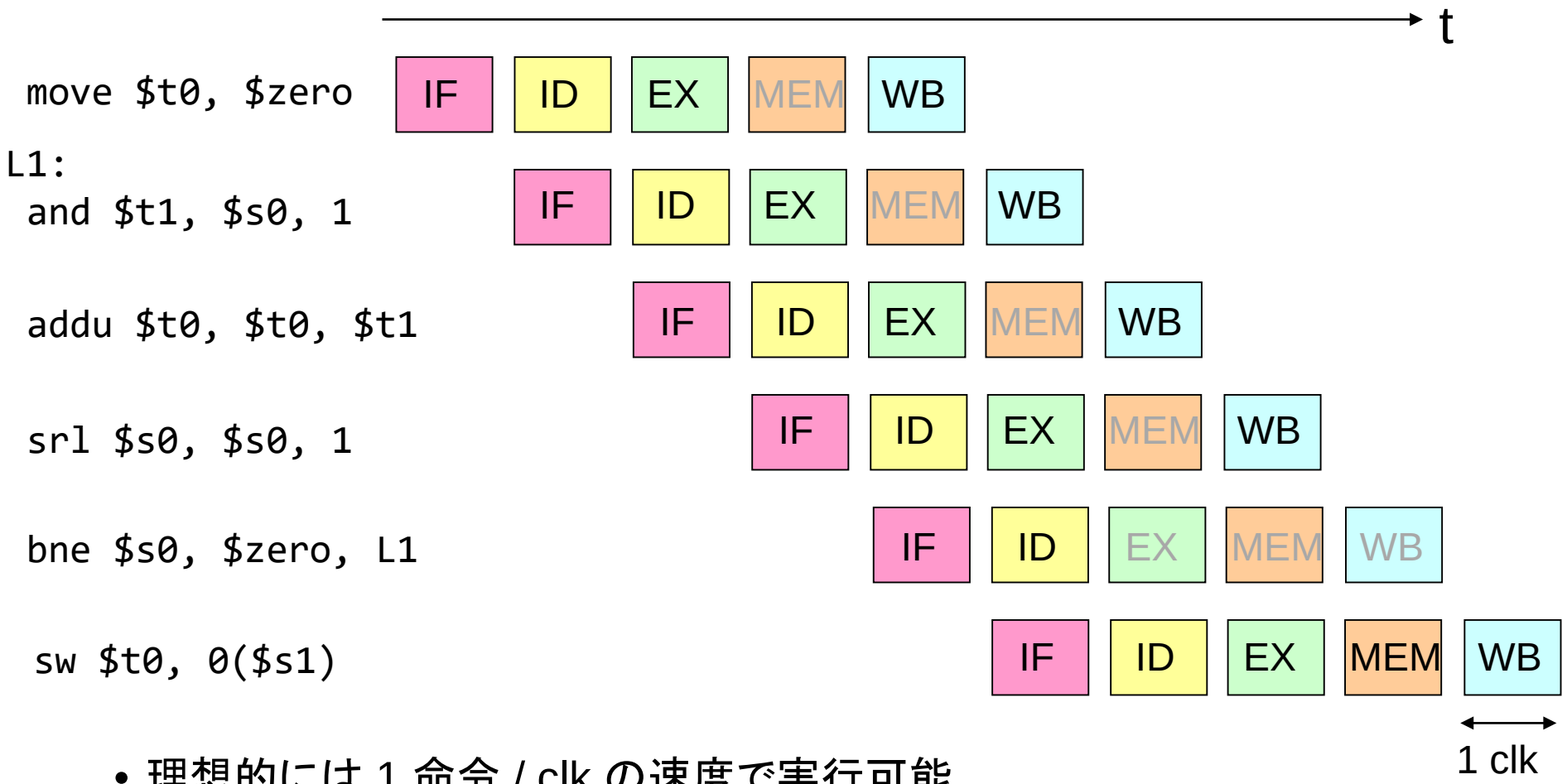
# 即値演算・ロード・ストアの追加



# パイプライン化

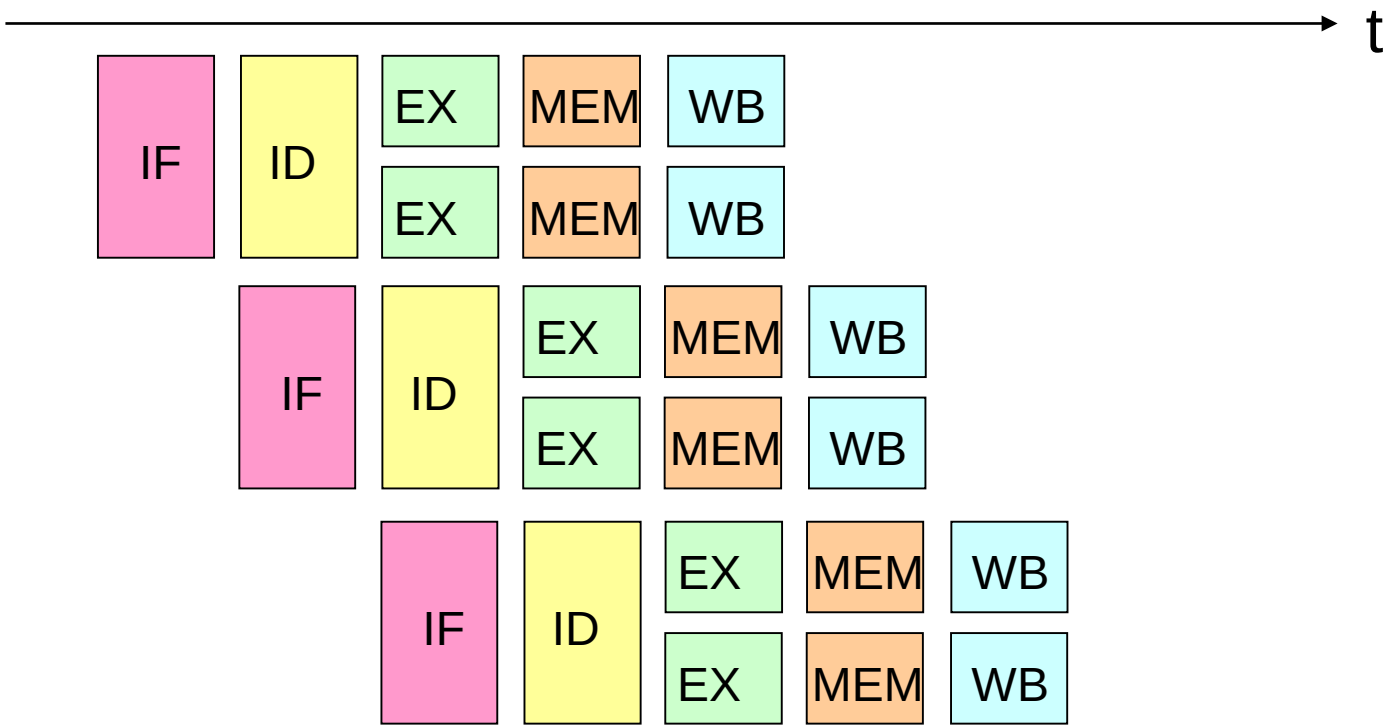

パイプラインステージ間レジスタ
命令フェッチ
ステージ
(IF)
レジスタ読込
・デコードステージ
(ID)
ALU実行
ステージ
(EX)
メモリアクセス
ステージ
(MEM)
レジスタ書込
ステージ
(WB)

# 命令パイプラインの動作




- 理想的には 1 命令 / clk の速度で実行可能
  - 実際にはそんなにうまくはいかず，制御はもっと複雑
- 最近のプロセッサのパイプライン段数はおおむね10～20段程度

# スーパースカラ




- 演算器を多重化し，複数命令を同時実行 → 命令レベル並列性の利用
- 同時実行可能かどうかはハードウェアが動的に判定
    - インオーダ実行 / アウトオブオーダ実行

「ところで，メモリアクセスは遅いという話だったのでは?」という疑問については次回

# スレッドレベル並列性の活用

限界:

- クロックサイクル時間短縮: 消費電力の限界
- 命令レベル並列性: 3程度が限界
- (データ並列性: アプリケーション依存)

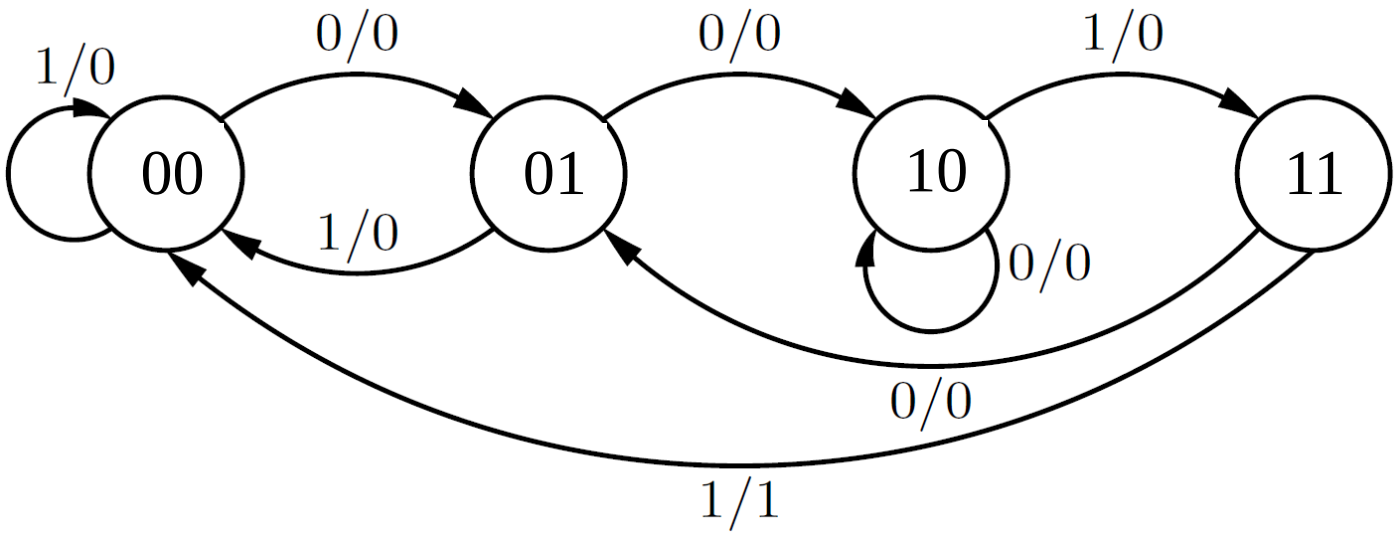
一方，複数のプログラム，あるいはプログラム内の複数の処理の流れ（thread of control）からであれば，同時に実行できる命令を容易に取り出すことができる（スレッドレベル並列性の利用）

- マルチプロセッサ
- マルチコア: 複数のプロセッサをチップ上に集積
- 同時マルチスレッディング: スーパースカラプロセッサにおいて，複数のスレッドから命令を取り出して実行

# 練習問題

論理値の系列（例えば 0100110101...）を入力として受け取って，「0011」という系列が現れたとき初めて1を出力し，それ以外では0を出力する順序回路を設計せよ.

入力を x，状態を $y_1y_2$（次時刻の状態を $Y_1Y_2$），出力を z とする.



# 解答例

| $x$ | $y_1$ | $y_2$ | $Y_1$ | $Y_2$ | $z$ |
|---|---|---|---|---|---|
| 0 | 0 | 0 | 0 | 1 | 0 |
| 0 | 0 | 1 | 1 | 0 | 0 |
| 0 | 1 | 0 | 1 | 0 | 0 |
| 0 | 1 | 1 | 0 | 1 | 0 |
| 1 | 0 | 0 | 0 | 0 | 0 |
| 1 | 0 | 1 | 0 | 0 | 0 |
| 1 | 1 | 0 | 1 | 1 | 0 |
| 1 | 1 | 1 | 0 | 0 | 1 |

| $Y_1$ | | $y_1 y_2$ | | | |
|---|---|---|---|---|---|
| | | 00 | 01 | 11 | 10 |
| x | 0 | | 1 | | 1 |
| | 1 | | | | 1 |

| $Y_2$ | | $y_1 y_2$ | | | |
|---|---|---|---|---|---|
| | | 00 | 01 | 11 | 10 |
| x | 0 | 1 | | 1 | |
| | 1 | | | | 1 |

$$Y_1 = \overline{x}\,\overline{y_1}\,y_2 + y_1\,\overline{y_2}$$

$$Y_2 = \overline{x}\,\overline{y_1}\,\overline{y_2} + \overline{x}\,y_1\,y_2 + x\,y_1\,\overline{y_2}$$

$$z = x\,y_1\,y_2$$